

10/521442

PCT/JP03/08761

10.07.03

Rec'd PCT/PTO 14 JAN 2005

日 本 国 特 許 庁

JAPAN PATENT OFFICE

REC'D 01 AUG 2003

WIPO

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月15日

出 願 番 号

Application Number:

特願2002-205635

[ ST.10/C ]:

[ JP2002-205635 ]

出 願 人

Applicant(s):

パイオニア株式会社

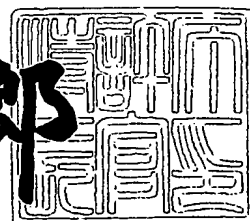
**PRIORITY DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2003年 1月14日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2002-3105443

【書類名】 特許願

【整理番号】 57P0158

【提出日】 平成14年 7月15日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 51/00

【発明の名称】 有機半導体素子

【請求項の数】 6

【発明者】

    【住所又は居所】 埼玉県鶴ヶ島市富士見 6 丁目 1 番 1 号 パイオニア株式会社 総合研究所内

    【氏名】 吉澤 淳志

【特許出願人】

    【識別番号】 000005016

    【氏名又は名称】 パイオニア株式会社

【代理人】

    【識別番号】 100079119

    【弁理士】

    【氏名又は名称】 藤村 元彦

【手数料の表示】

    【予納台帳番号】 016469

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9006557

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 有機半導体素子

【特許請求の範囲】

【請求項 1】 ソース電極及びドレイン電極間に挟持された p 型有機半導体層を備えた有機半導体素子であって、前記 p 型有機半導体層の中間に介在された n 型有機半導体層と、前記 n 型有機半導体層に包埋されたゲート電極と、を備えたことを特徴とする有機半導体素子。

【請求項 2】 前記ゲート電極は平板状であることを特徴とする請求項 1 記載の有機半導体素子。

【請求項 3】 前記ゲート電極は櫛状又は簾状であることを特徴とする請求項 1 記載の有機半導体素子。

【請求項 4】 ソース電極及びドレイン電極間に挟持された n 型有機半導体層を備えた有機半導体素子であって、前記 n 型有機半導体層の中間に介在された p 型有機半導体層と、前記 p 型有機半導体層に包埋されたゲート電極と、を備えたことを特徴とする有機半導体素子。

【請求項 5】 前記ゲート電極は平板状であることを特徴とする請求項 4 記載の有機半導体素子。

【請求項 6】 前記ゲート電極は櫛状又は簾状であることを特徴とする請求項 4 記載の有機半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、キャリア移動性の有機化合物からなる有機半導体層を備えた有機半導体素子に関する。

【0002】

【従来の技術】

有機半導体層に電圧を加えると有機半導体層に電荷密度が増加するので、有機半導体層上に 1 対の電極を設けその間に電流を流すことが可能になる。例えば、縦型構造の S I T（静電誘導形トランジスタ）構造の有機トランジスタなどの有

有機半導体素子においては、有機半導体層を挟むソース電極及びドレイン電極の間のゲート電極で有機半導体層の厚さ方向に電圧を印加し、有機半導体層の厚さ方向の電流をスイッチングできる。

#### 【0003】

SITは、図1に示すように、有機半導体層13を1対のソース電極11及びドレイン電極15で挟み、有機半導体層の厚さ方向の途中にゲート電極14を形成した3端子構造を有する。そのゲート電極に電圧を印加し、有機半導体層にできる空乏層DpLによってソース電極及びドレイン電極間の電流を制御することができる。

#### 【0004】

##### 【発明が解決しようとする課題】

SIT構造の有機トランジスタでは、例えば、正電荷を印加したゲート電極14の複数の短冊形枝部の周りに生じる有機半導体層の複数の空乏層DpLによって、ソース電極及びドレイン電極間の膜厚方向のキャリア移動を阻止する。

しかしながら、空乏層DpL各々の拮がりが不十分であると、図2に示すゲート電極14の短冊形枝部の間隔Wを空乏層DpLで埋めることができず、漏れ電流が増加する。すなわち、キャリア移動を阻止し漏れ電流減少のためにゲート電極の短冊形枝部の間隔を狭めるには、微細構造のマスクを用いたゲート電極の形成が必要となる。

#### 【0005】

一般に、SIT構造の有機トランジスタにおける有機半導体層の膜厚は数百nmであり、ソース電極及びドレイン電極の間に形成されるべきゲート電極も50～100nmといった厚さとなる。そうすると有機半導体層、ゲート電極、有機半導体層と順次成膜した際、有機トランジスタは、ゲート電極の複数の短冊形枝部が、そのまま、その後工程で積層される有機半導体層やドレイン電極に転写され、表面に凹凸が残ってしまい、漏れ電流の増加に影響する。

#### 【0006】

本発明の解決しようとする課題には、電極間の漏れ電流の発生を抑制した有機半導体素子を提供することが一例として挙げられる。

## 【 0 0 0 7 】

## 【課題を解決するための手段】

請求項 1 記載の有機半導体素子は、ソース電極及びドレイン電極間に挟持された p 型有機半導体層を備えた有機半導体素子であって、前記 p 型有機半導体層の中間に介在された n 型有機半導体層と、前記 n 型有機半導体層に包埋されたゲート電極と、を備えたことを特徴とする。

## 【 0 0 0 8 】

請求項 4 記載の有機半導体素子は、ソース電極及びドレイン電極間に挟持された n 型有機半導体層を備えた有機半導体素子であって、前記 n 型有機半導体層の中間に介在された p 型有機半導体層と、前記 p 型有機半導体層に包埋されたゲート電極と、を備えたことを特徴とする有機半導体素子。

## 【 0 0 0 9 】

## 【発明の実施の形態】

本発明による有機半導体素子の実施形態例として有機トランジスタを図面を参照しつつ説明する。

図 3 は、実施形態の S I T 構造の有機トランジスタの断面を示す。有機トランジスタにおいて、基板 1 0 上のソース電極上に、第 1 p 型有機半導体層 1 3 p 1、第 1 n 型有機半導体層 1 3 n 1、ゲート電極 1 4、第 2 n 型有機半導体層 1 3 n 2、第 2 p 型有機半導体層 1 3 p 2 及びドレイン電極 1 5 が順に積層されている。これら有機半導体層はキャリア移動性を有しており、第 1 p 型有機半導体層 1 3 p 1 及び第 2 p 型有機半導体層 1 3 p 2 は p 型有機半導体材料（正孔輸送性）からなり、第 1 n 型有機半導体層 1 3 n 1 及び第 2 n 型有機半導体層 1 3 n 2 は n 型材料（電子輸送性）からなる。かかる素子は p n p の接合を備え、それぞれがソース電極 1 1、ゲート電極 1 4 及びドレイン電極 1 5 に接続されている。よって、実施形態の有機トランジスタは、全体として、ソース電極 1 1 及びドレイン電極 1 5 間に挟持された p 型有機半導体層を備えた有機半導体素子であって、この p 型有機半導体層（第 1 p 型有機半導体層 1 3 p 1 及び第 2 p 型有機半導体層 1 3 p 2）の間に介在された n 型有機半導体層（第 1 n 型有機半導体層 1 3 n 1 及び第 2 n 型有機半導体層 1 3 n 2）によって、キャリアの移動が制御され

る。かかる n 型有機半導体層へ制御用の電圧を一様に印加するため、ゲート電極 14 が n 型有機半導体層に包埋されている。

#### 【0010】

図4に示すように、ゲート電極 14 はソース電極 11 及びドレイン電極 15 のどちら側から見ても、これら電極を覆うように、形成されている。

この実施形態の有機トランジスタは、例えば、次のように製造される。

まず、図5に示すように、基板 10 上にソース電極 11 を形成する。例えばスパッタ法によりインジウム錫酸化物 (ITO) 又はクロム (Cr) からなるソース電極 11 を膜厚 50 nm で成膜する。なお、ソース電極に限らず各電極形成には蒸着、スパッタ、CVD などの方法を用いることができる。

#### 【0011】

次に、図6に示すように、ソース電極 11 上に、第 1 p 型有機半導体層 13 p 1 として、4, 4' ビス [N-(1-ナフチル)-N-フェニルアミノ]-ビフェニル (いわゆる、 $\alpha$ -NPD) を膜厚 25 nm で抵抗加熱蒸着により成膜する。

次に、図7に示すように、第 1 p 型有機半導体層 13 p 1 上に、第 1 n 型有機半導体層 13 n 1 として、銅フタロシアニン (いわゆる、CuPc) などのポルフィリン化合物又はトリス (8-ヒドロキシキノリン) アルミニウム錯体 (いわゆる、Alq3) などのキノリン誘導体を膜厚 25 nm で抵抗加熱蒸着により成膜する。

#### 【0012】

次に、図8に示すように、Al をゲート電極 14 として膜厚 50 nm で抵抗加熱蒸着法により平板状に形成する。なお、ゲート電極 14 全体を例えば  $\text{LiO}_2$  などの電子注入層の数 nm 膜厚で被覆するようにも構成できる。

次に、図9に示すように、ゲート電極 14 上に、第 2 n 型有機半導体層 13 n 2 として、第 1 n 型有機半導体層と同じ CuPc 又は Alq3 を膜厚 25 nm で抵抗加熱蒸着により成膜する。

#### 【0013】

次に、図10に示すように、第 2 n 型有機半導体層 13 n 2 上に、第 2 p 型有

機半導体層 1 3 p 2 として第 1 p 型有機半導体層と同じ  $\alpha$ -NPD を膜厚 2 5 n m で成膜する。

最後に、図 1 1 に示すように、第 2 p 型有機半導体層 1 3 p 2 上に、ドレイン電極 1 5 として A 1 を膜厚 2 0 0 n m で抵抗加熱蒸着法で成膜して有機トランジスタが作製できる。

#### 【 0 0 1 4 】

得られた有機トランジスタの動作は、図 1 2 に示すように、例えばドレイン電極 1 5 接地して、ソース電極 1 1 の電位を + 1 0 V とした状態で、ゲート電極 1 4 の電位を + 2 0 V とすると障壁が高くなりオフ状態となる。一方、図 1 3 に示すように、同じくドレイン電極 1 5 接地でソース電極 1 1 の電位を + 1 0 V とした状態で、ゲート電極 1 4 を開放すると有機半導体層同士の接合だけとなるのでオン状態となり、電流が流れる。

#### 【 0 0 1 5 】

なお、上記実施形態では、p n p 接合の例を示したが、n p n 接合でも構成できる。この場合の素子は、図 1 4 に示すように、基板 1 0 上のソース電極上に、第 1 n 型有機半導体層 1 3 n 1、第 1 p 型有機半導体層 1 3 p 1、ゲート電極 1 4、第 2 p 型有機半導体層 1 3 p 2、第 2 n 型有機半導体層 1 3 n 2 及びドレイン電極 1 5 が順に積層される。よって、有機トランジスタは、ソース電極 1 1 及びドレイン電極 1 5 間に挟持された第 1 及び第 2 n 型有機半導体層 1 3 n 1 及び 1 3 n 2 の n 型有機半導体層に挟持された第 1 p 型有機半導体層 1 3 p 1 及び第 2 p 型有機半導体層 1 3 p 2 の p 型有機半導体層を備え、かつ、第 1 p 型有機半導体層 1 3 p 1 及び第 2 p 型有機半導体層 1 3 p 2 に包埋されたゲート電極 1 4 を有するように、構成することもできる。

#### 【 0 0 1 6 】

また、上記実施形態では、ゲート電極 1 4 は平板状に成膜しているが、この他に、図 1 5 に示すように、ゲート電極 1 4 は複数の短冊形枝部とした櫛状又は簾状で形成され得る。この場合、ゲート電極は接触する有機半導体層にほぼ一様に電圧を印加できる形状であればよい。

さらに、図 1 6 に示すように、上記 S I T 構造の有機トランジスタの構造にお

いて、第1 p型有機半導体層13 p 1及び第2 p型有機半導体層13 p 2を正孔輸送層としてソース電極11及び第1 p型有機半導体層13 p 1間に電子輸送性の有機発光層16を設けることによって、有機トランジスタ一体型有機エレクトロルミネッセンス素子を構成できる。これにより、電流の注入によって発光するエレクトロルミネッセンス（以下、ELともいう）を呈する有機化合物材料の少なくとも1つの薄膜からなる有機発光層を含む有機材料層を各々がアクティブ素子を備えた複数の有機EL素子を、マトリクスなどの所定パターンにて表示パネル基板上に形成できる。

#### 【0017】

有機EL素子は、光を取り出す側を透明材料で構成して基板上の1対の電極層間に、有機材料層を順次積層されて構成される。例えば、トップエミッション構成の場合には、図16に示すものとは、逆に、ドレイン電極15と第2 p型有機半導体層13 p 2との間に有機発光層16を設けることもできる。

#### 【図面の簡単な説明】

##### 【図1】

有機トランジスタを示す断面図。

##### 【図2】

図1の線AAにおける断面図。

##### 【図3】

本発明による実施形態の有機トランジスタの断面図。

##### 【図4】

図3の線AAにおける断面図。

##### 【図5】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

##### 【図6】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

##### 【図7】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

##### 【図8】



本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 9】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 1 0】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 1 1】

本発明による実施形態の有機トランジスタの製造工程の一部を示す断面図。

【図 1 2】

本発明による実施形態の有機トランジスタの動作説明図。

【図 1 3】

本発明による実施形態の有機トランジスタの動作説明図。

【図 1 4】

本発明による他の実施形態の有機トランジスタの断面図。

【図 1 5】

本発明による他の実施形態の有機トランジスタの断面図。

【図 1 6】

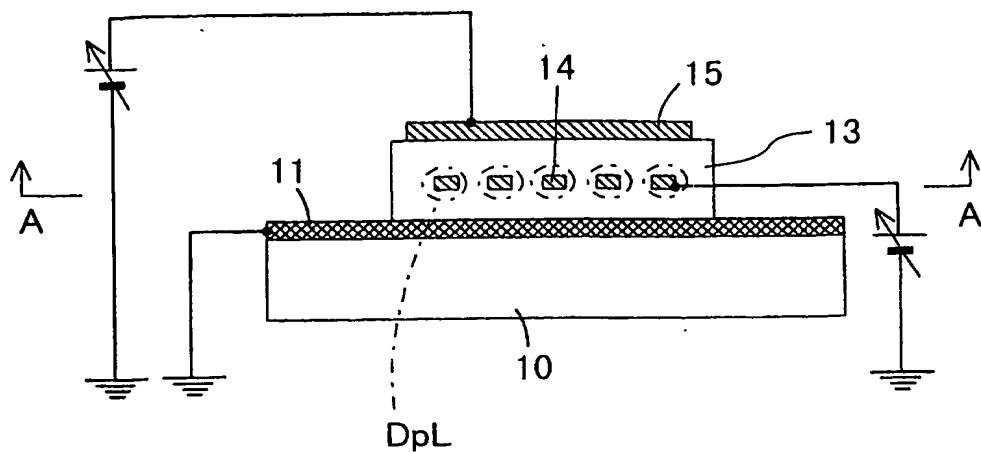
本発明による他の実施形態の有機トランジスタ一体型有機エレクトロルミネッセンス素子を示す断面図。

【符号の説明】

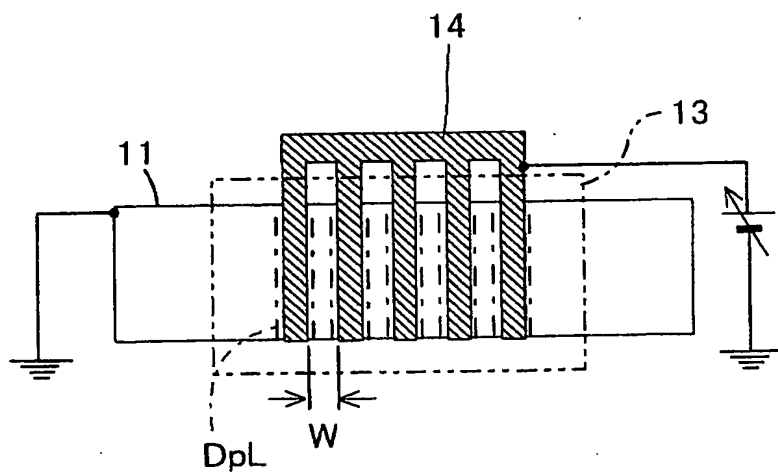
- 1 0 基板
- 1 1 ソース電極
- 1 3 第 1 有機半導体層
- 1 4 ゲート電極
- 1 5 ドレイン電極
- 1 6 有機発光層

【書類名】 図面

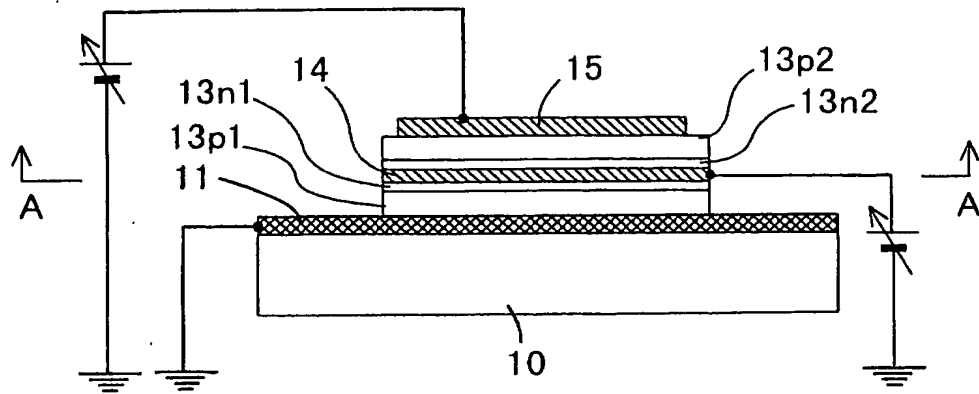
【図 1】



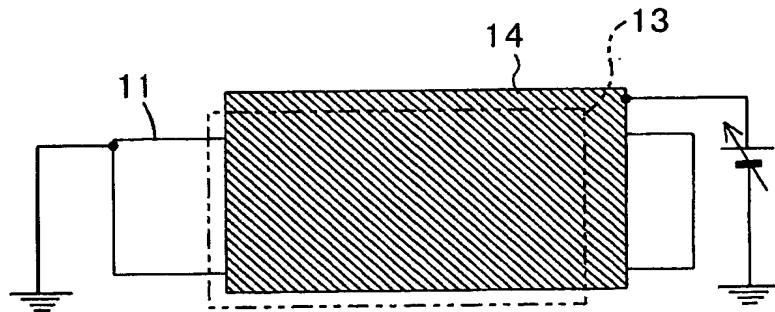
【図 2】



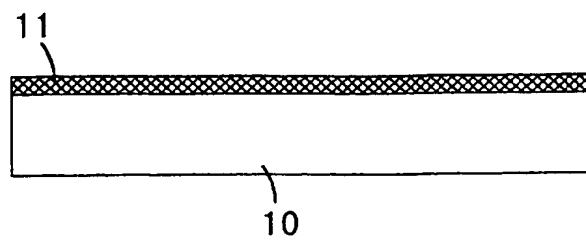
【図 3】



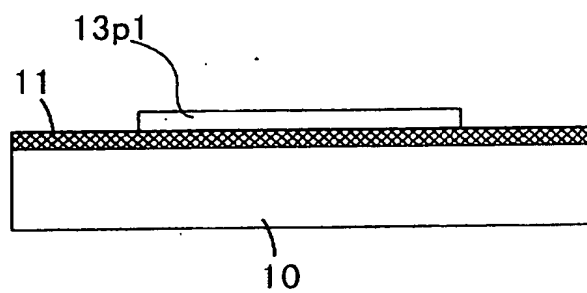
【図 4】



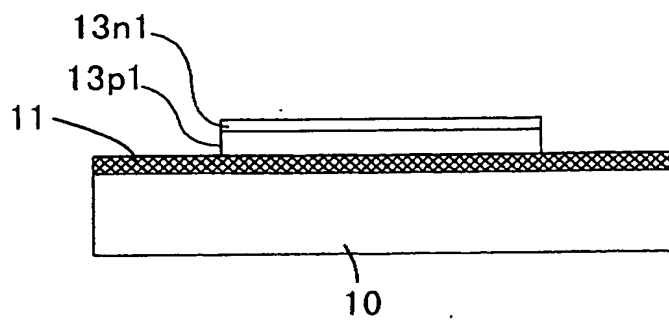
【図 5】



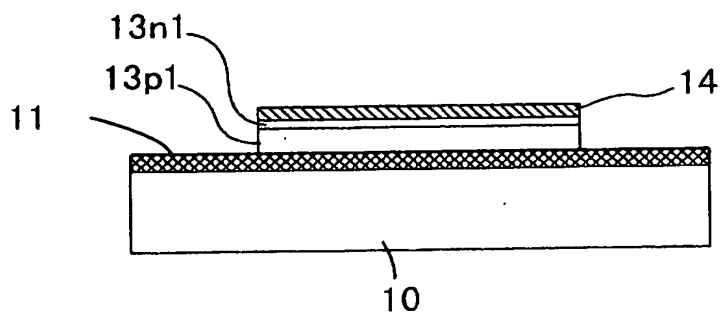
【図 6】



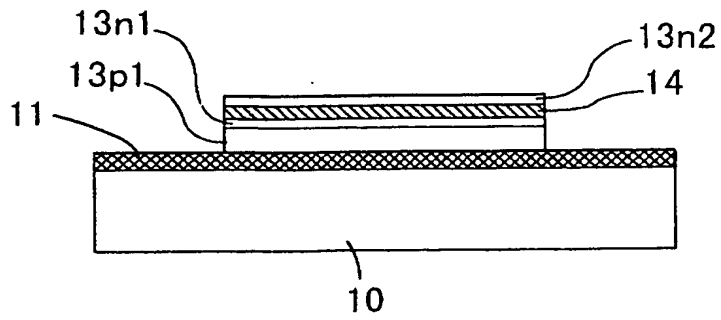
【図 7】



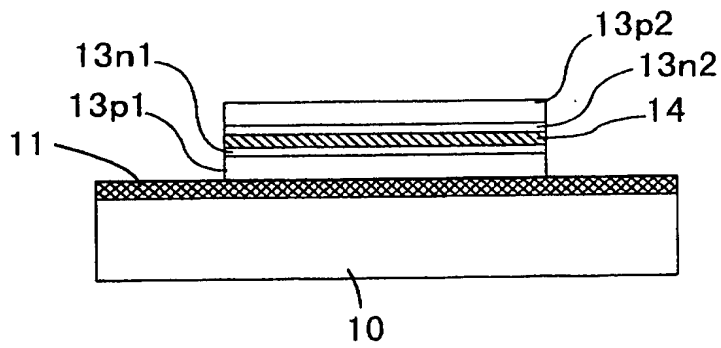
【図 8】



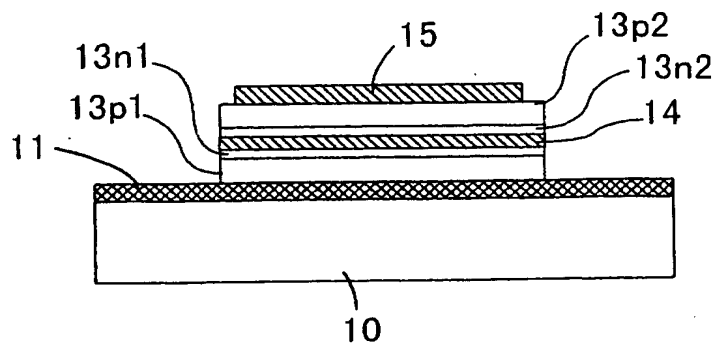
【図 9】



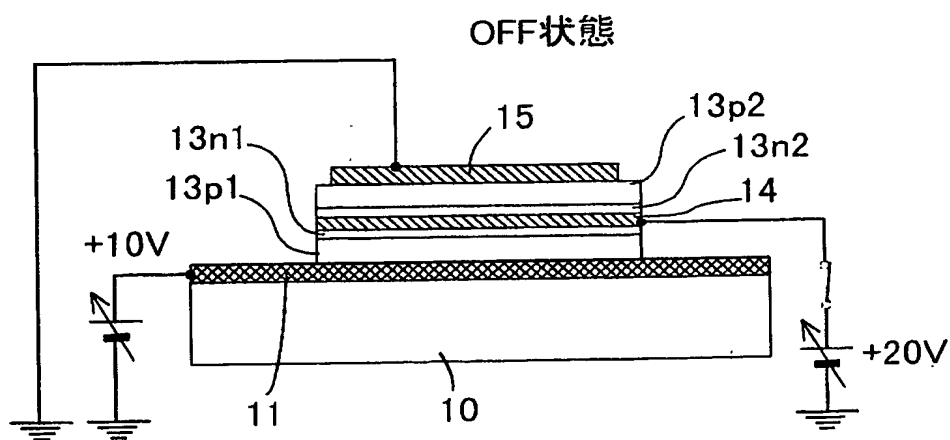
【図 1 0】



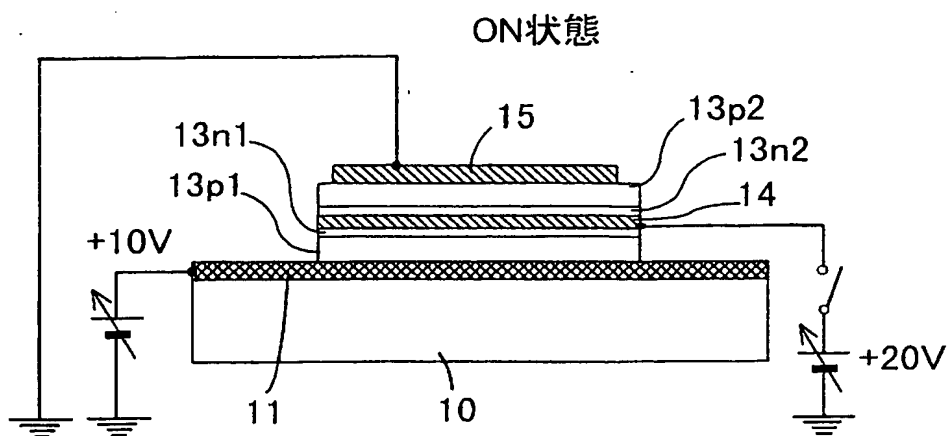
【図 1 1】



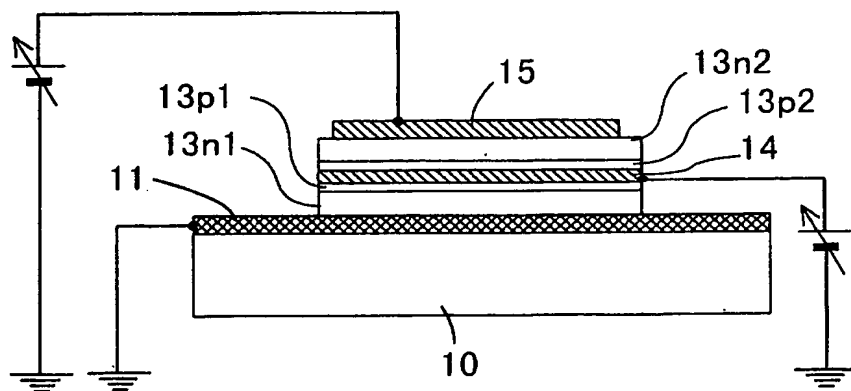
【図 1 2】



【図 13】

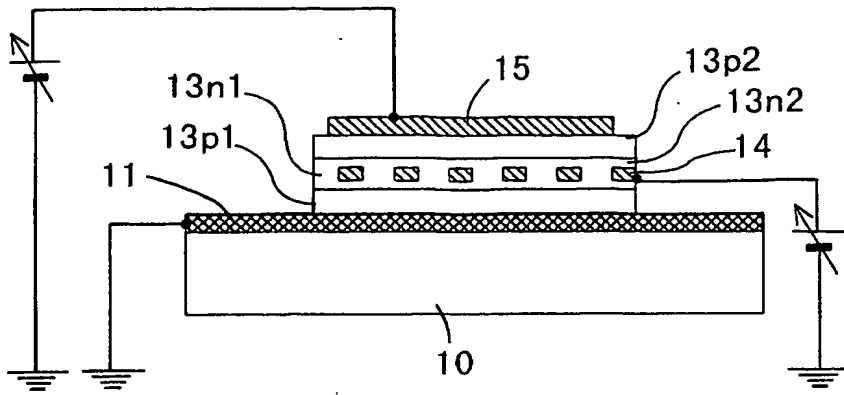


【図 14】

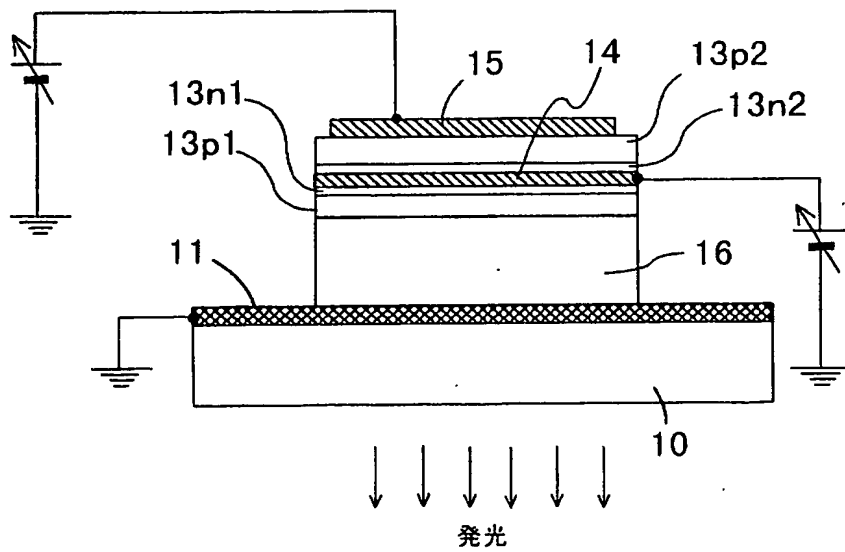




【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 電極間の漏れ電流の発生を抑制した有機半導体素子を提供する。

【解決手段】 ソース電極及びドレイン電極間に挟持された p 型有機半導体層を備えた有機半導体素子において、p 型有機半導体層の中間に介在された n 型有機半導体層と、n 型有機半導体層に包埋されたゲート電極と、を備える。ソース電極及びドレイン電極間に挟持された n 型有機半導体層を備えた有機半導体素子において、n 型有機半導体層の中間に介在された p 型有機半導体層と、p 型有機半導体層に包埋されたゲート電極と、を備える。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000005016]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都目黒区目黒1丁目4番1号
氏 名	パイオニア株式会社